

一种带缺陷地的串行馈电网络

奚松涛* 武小坡

(南京电子技术研究所 南京 210013)

摘要: 该文设计了一种带缺陷地的串行馈电网络。该串行馈电网络采用带状线多层板层压结构,在串行馈电网络上增加了缺陷地设计。改变缺陷地的大小可以改变相应端口的输出幅度,因此通过调节各端口对应耦合区缺陷地的大小,就可以调节各端口的输出幅度,使得各端口输出幅度接近一致,从而达到提高串行馈电网络电性能的目的。

关键词: 串行馈电网络; 缺陷地; 带状线; 幅度一致性

中图分类号: TN834

文献标识码: A

文章编号: 2095-283X(2014)03-0295-06

DOI: 10.3724/SP.J.1300.2014.13100

A Serial Feeding Network with Defected Ground Structure

Xi Song-tao Wu Xiao-po

(Nanjing Research Institute of Electronics Technology, Nanjing 210013, China)

Abstract: A novel serial feeding network with Defected Ground Structure (DGS) is proposed in this paper. The stripline feed network uses multilayer board laminated structure and DGS on the surface. The output amplitude can be decided by the dimension of the DGS. According to this characteristic, the dimension of the DGS can be modified to realize output amplitude with high precision.

Key words: Serial feeding network; Defected Ground Structure (DGS); Stripline; Amplitude consistency

1 引言

串行馈电网络体积小,耐功率高,且可以在不增加体积的前提下实现非2的整数次方路数功率分配,被广泛应用于固态发射机中,用作功率分配器和功率合成器。串行馈电网络各端口的幅度一致性将影响其功率合成效率,从而影响发射机的输出功率。

对于层压式串行馈电网络而言,由于其电路全部在印制板内部,网络各端口幅度不一致的问题将无法通过调节电路来解决。

本文设计了一种带缺陷地的串行馈电网络,该网络可以通过调节缺陷地面积的大小实现各端口幅度的调节,从而使各端口的输出幅度达到基本一致。

2 原理

2.1 串行馈电网络工作原理

串行馈电网络是将宽边耦合定向耦合器串联起来,每一个定向耦合器将主路信号耦合出一部分输出,当耦合功率满足一定数值,使得每一路输出的

功率一致时,则该串行馈电网络为等功分串行馈电网络。

图1是将定向耦合器级联起来构成串行馈电网络的网络框图。串行馈电网络作功率分配器用时,信号从P11输入,P12,P22,P32,P42和P43为信号输出端;作功率合成器用时,P12,P22,P32,P42和P43为信号输入端,P11为信号输出端。P14,P24,P34,P44分别接50Ω负载。

在理想情况下,如果要求各端口输出一致,则各耦合器的耦合功率比如下:

$$\frac{P_{12}}{P_{11}} = \frac{1}{5} \tag{1}$$

$$\frac{P_{22}}{P_{21}} = \frac{1}{4} \tag{2}$$

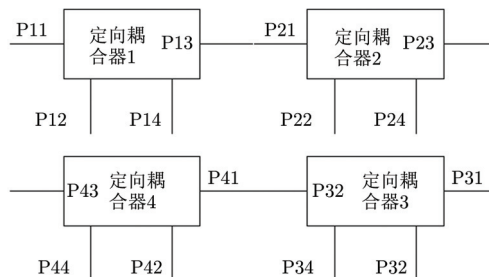


图1 串行馈电网络示意框图

Fig. 1 Block diagram of the serial feeding network

2013-10-28 收到, 2014-06-10 改回; 2014-06-18 网络优先出版
国家重大专项资助课题

*通信作者: 奚松涛 xst_zy_xst@sina.com.cn

$$\frac{P_{32}}{P_{31}} = \frac{1}{3} \quad (3)$$

$$\frac{P_{42}}{P_{41}} = \frac{1}{2} \quad (4)$$

根据定向耦合器的耦合功率比以及所选用板材的介电常数等信息, 就可以计算出各耦合器的电路参数。再将各定向耦合器用 50Ω 阻抗线级联起来, 各耦合端间距满足分端口间距要求, 就构成了 5 路串行馈电网络。

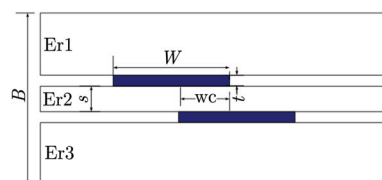
2.2 串行馈电网络各端口幅度一致性分析

串行馈电网络是由宽边耦合定向耦合器^[4]构成的, 其各端口幅度误差主要由宽边定向耦合器的耦合度偏差引起。宽边耦合定向耦合器可实现较强的耦合, 其结构示意图如图 2 所示。

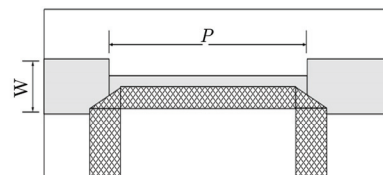
图 2 中左图为宽边耦合定向耦合器的截面图, Er_1 , Er_2 , Er_3 为板材的介电常数, 一般应用中, 3 层板材的介电常数是相等的。 W 为耦合区的线宽, t 为铜箔厚度, w_c 为耦合器印制线的偏移量, s 为耦合器的板厚, B 为整个腔体的高度。右图为宽边耦合定向耦合器耦合区双面电路图, P 一般为使用频率的 $1/4$ 波长。在介电常数和板材高度已知的前提下, 可以计算出不同耦合度下的印制线线宽 W 和两层印制线之间的偏移量 w_c , 从而设计出相应耦合度的宽边耦合定向耦合器。

当然在实际加工中, 上述变量都会存在一定的误差, 因此在设计时要考虑误差的影响, 否则, 实际所测得的耦合度和设计值会有偏差。

对于图 2 所示宽边耦合器而言, W 越宽, w_c 越大, s 越小, B 越大, 耦合度越强, 相反地耦合器耦合度越弱。其中 W 主要取决于印制板蚀刻精度以及光绘模板的曝光精度, w_c 取决于光绘模板的拼版精度以及 W 的最终宽度, s 和 B 取决于板材的精度。因此可以根据板材的选择(s 和 B 的公差偏向)以及光绘模板拼版精度(s 的公差偏向)来适当调整印制线的线宽(W), 达到中和公差影响的目的。



(a) 定向耦合器截面图
(a) Sectional view of the coupler



(b) 定向耦合器俯视图
(b) Front view of the coupler

图 2 定向耦合器示意图

Fig. 2 Diagram of the coupler

图 3 所示是用 ansoft 公司的 designer 软件仿真的当 W 变化 ± 0.03 , 以及 s 变化 ± 0.03 情况下 8 dB 耦合器的耦合度变化。

可以看出, 当 W 为正公差而 s 为负公差或 W 为负公差而 s 为正公差的时候, 其耦合度变化较大。8 dB 耦合器在 W 和 s 极限公差 0.03 mm 情况下的幅度偏差达到了 ± 0.3 dB, 此时 8 dB 耦合器的耦合功率比偏差达到 $\pm 6\%$ 。

对于单个耦合器而言, 这样的变化可能不大, 但利用这样的耦合器构成的串行馈电网络, 其误差将不断叠加, 使得串行馈电网络各端口之间的幅度一致性偏差较大, 对其合成效率带来较大的影响。

一般情况下, 在同一个电路中, 因加工工艺相同, 各耦合器的耦合度是同时变强或同时变弱的。假设偏差为 Δ (这里 Δ 为功率百分比)。则

$$P_{12} = (1/5 + \Delta) P_{11} \quad (5)$$

$$P_{22} = (1/4 + \Delta) P_{21} \quad (6)$$

$$P_{32} = (1/3 + \Delta) P_{31} \quad (7)$$

$$P_{42} = (1/2 + \Delta) P_{41} \quad (8)$$

$$P_{43} = (1/2 - \Delta) P_{41} \quad (9)$$

进一步通过计算可以推出

$$P_{12} = (1/5 + \Delta) P_{11} \quad (10)$$

$$P_{22} = (1/4 + \Delta) \times (4/5 - \Delta) \times P_{11} \quad (11)$$

$$P_{32} = (1/3 + \Delta) \times (3/4 - \Delta) \times (4/5 - \Delta) \times P_{11} \quad (12)$$

$$P_{42} = (1/2 + \Delta) \times (2/3 - \Delta) \times (3/4 - \Delta) \times (4/5 - \Delta) \times P_{11} \quad (13)$$

$$P_{43} = (1/2 - \Delta) \times (2/3 - \Delta) \times (3/4 - \Delta) \times (4/5 - \Delta) \times P_{11} \quad (14)$$

以 $\Delta=0.02$ 和 $\Delta=-0.02$ 为例, 计算各端口的功率比以及传输幅度结果如表 1 所示。

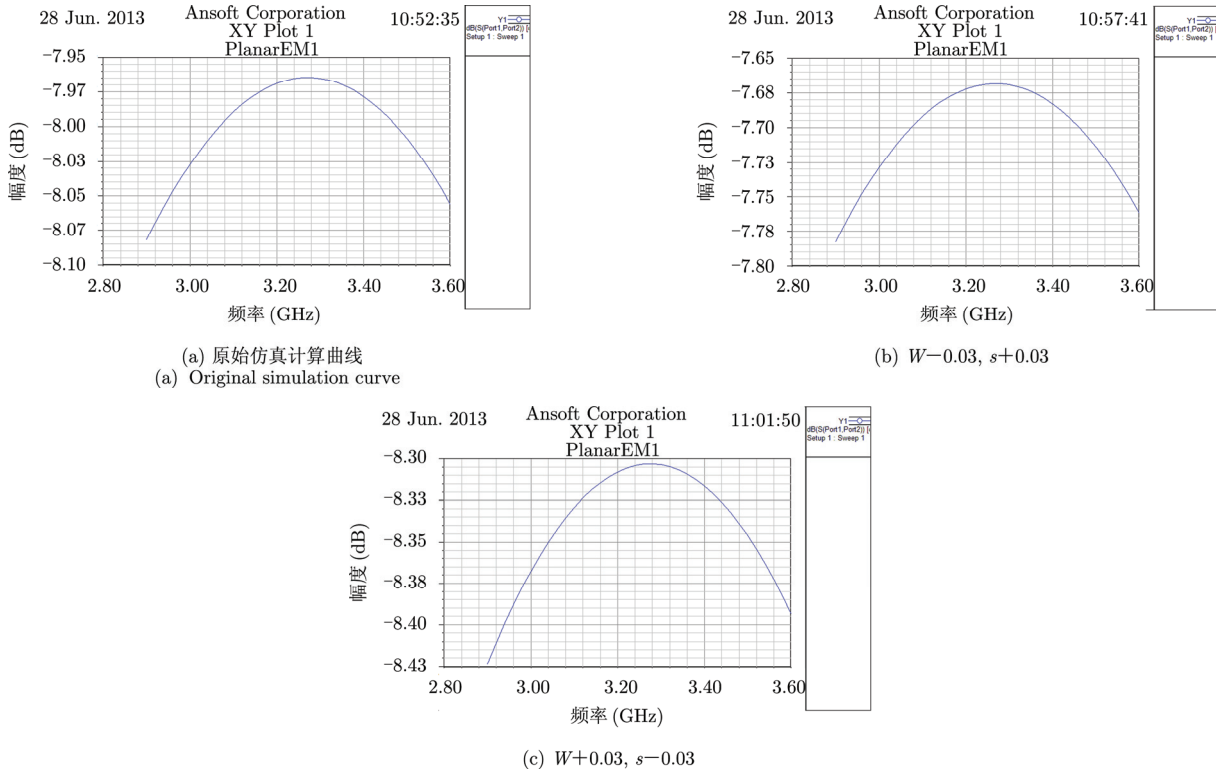


图 3 不同线宽和板材厚度下的耦合度

Fig. 3 The coupling factor with different W and s

表 1 各端口功率输出与功率偏差百分比之间的关系

Tab. 1 Power output with the change of Δ

端口	P12	P22	P32	P42	P43
理论功率比	0.2000	0.2000	0.2000	0.2000	0.2000
$\Delta=0.02$ 功率比	0.2200	0.2106	0.2012	0.1924	0.1776
$\Delta=-0.02$ 功率比	0.1800	0.1886	0.1957	0.2091	0.2265

由表 1 中数据计算可得，当 $\Delta=0.02$ 时，P12 端口的输出功率比为 0.2200，对应幅度为 -6.58 dB，而 P43 端口的输出功率比为 0.1776，对应幅度为 -7.51 dB，两者相差约 1 dB，当 $\Delta=-0.02$ 时，P12 端口的输出功率比为 0.1800，对应幅度为 -7.45 dB，而 P43 端口的输出功率比为 0.2265，对应幅度为 -6.45 dB，两者相差约 1 dB。如果按正常的加工工艺， $\Delta=0.06$ 时，5 路串行馈电网络的幅度误差将难以想象。

2.3 缺陷地的应用

1999 年韩国学者 Park 和 Kim 等人在研究光子带隙(Photonic Band Gap, PBG)结构的基础上首次提出了缺陷地结构(Defected Ground Structure, DGS)^[2-4]。DGS 是通过在微带线的接地板上蚀刻出缺陷图案，以改变微带线衬底材料有效介电常数分

布，从而改变微带线的分布电感和电容，使得由 DGS 构成的微带线具有带阻和慢波特性的^[5-15]。同样，在介质带状线的接地板上蚀刻出缺陷图案，可以改变介质带状线的有效介电常数。

图 4 所示为哑铃型 DGS 模型和等效电路，该电路的谐振频率可表示为：

$$\omega_0 = \frac{1}{\sqrt{L_p C_p}} \tag{15}$$

$$C_p = \frac{\omega_c}{2Z_0(\omega_0^2 - \omega_c^2)} \tag{16}$$

$$L_p = \frac{1}{4\pi^2 f_0^2 C_p} \tag{17}$$

式中 ω_c 代表 3 dB 截止角频率， Z_0 指传输线的特性阻抗。等效电感 L_p 的大小取决于哑铃两端蚀刻方块面积($a \times b$)，方块的面积越大， L_p 也越大；等效

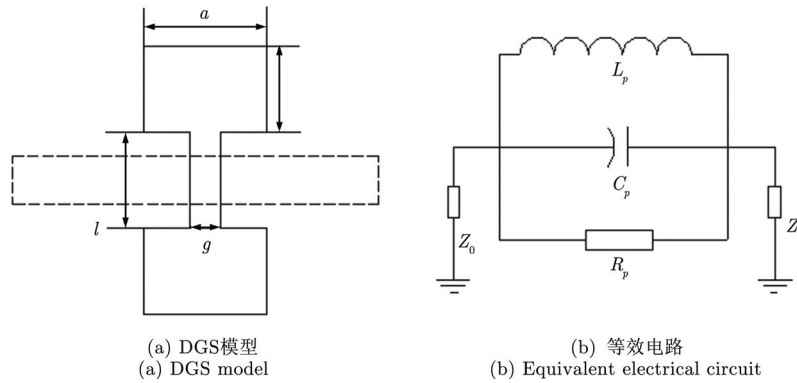


图 4 DGS 模型及等效电路

Fig. 4 DGS model and its equivalent electrical circuit

电容 C_p 的大小取决于 l 的大小, 当 l 增加, C_p 也增加。

而串行馈电网络中定向耦合器的奇偶模和耦合度之间的关系如下:

$$K = \frac{Z_{0e} - Z_{0o}}{Z_{0e} + Z_{0o}} \quad (18)$$

$$Z_{0e} Z_{0o} = \frac{L}{C} \quad (19)$$

此处 K 为宽边定向耦合器的耦合度, Z_{0e} 和 Z_{0o} 特性阻抗, L 和 C 为分布电感和分布电容。因此改变 L 和 C 中的 1 个值或 2 个都改变, 就能使宽边耦合定向耦合器的耦合度发生变化。如果能够将缺陷地加载到宽边耦合定向耦合器上边, 改变方块的面积 ($a \times b$) 或 l 的大小, 就可以达到改变 L 和 C 的目的了。

对于改变宽边定向耦合器的耦合度而言, 只需要改变 L 和 C 中的 1 个变量即可, 因此我们将哑铃型缺陷地改成矩形缺陷地形式。设计在宽边耦合定向耦合器的正上方, 就构成了带缺陷地的宽边耦合定向耦合器, 如图 5 所示。

3 仿真计算

我们选择 S 波段 6 dB 定向耦合器为例。板材由 2 层 1.27 mm 厚和 1 层 0.25 mm 厚的板材构成, 其中 0.25 mm 厚的板材正反面印制耦合器电路, 板材介电常数为 2.94。应用 Ansoft HFSS11 进行仿真。

图 5 所示为带缺陷地和不带缺陷地的定向耦合器仿真模型。缺陷地的尺寸为 $a=10$ mm, $l=10$ mm。对应相同印制电路, 2 个定向耦合器的耦合度曲线如图 6 所示。其端口驻波和隔离度曲线如图 7 和图 8 所示。

由上述仿真比较可知, 带缺陷地的定向耦合器的耦合度要比不带缺陷地的强约 0.4 dB。此外, 其隔离度和端口驻波都在 20 dB 以下, 满足一般系统设计要求。

4 实验验证

设计并制作了一种 S 波段 5 路的带缺陷地的串行馈电网络, 外形如图 4 所示。板材由 2 层 1.27 mm 厚和 1 层 0.25 mm 厚的板材构成, 板材介电常数 2.94, 其中 0.25 mm 厚的板材正反面印制耦合器电路, 3 层板材通过半固化片层压在一起。缺陷地矩形框在各输出端口所在耦合器耦合区的正上方。为了更精确地控制缺陷地对耦合度的影响, 将缺陷地设计成多个小的矩形, 如图 9 所示。

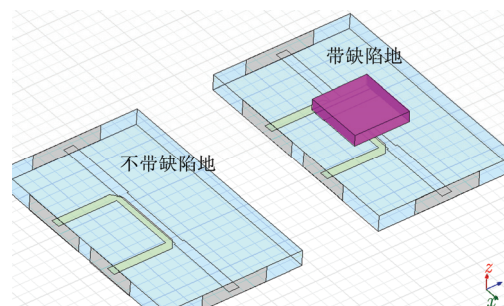


图 5 定向耦合器仿真模型

Fig. 5 Simulation model of the coupler

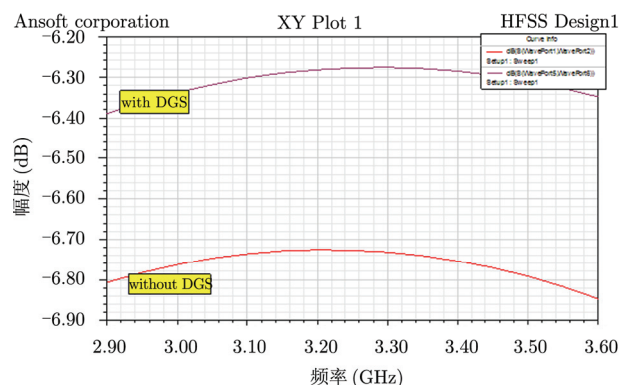


图 6 定向耦合器耦合度曲线

Fig. 6 The Coupling factor of the coupler

用矢量网络分析仪测试 P11 端口到 P12 端口之间的幅度, 在全部覆盖 P12 端口所对应的缺陷地后, 中心频点的幅度为 7.8 dB, 不覆盖的情况下, P12 端口中心频点的幅度为 7.4 dB, 两者相差 0.4 dB, 该端口 15% 带宽频带内 60 个频点的幅度测试数据如图 10 所示。

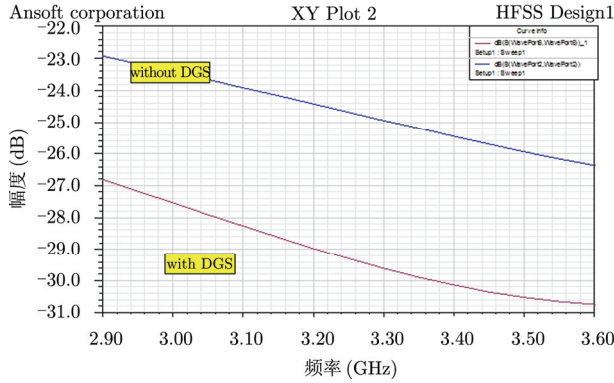


图 7 定向耦合器耦合端端口驻波曲线
Fig. 7 The VSWR factor of the coupler

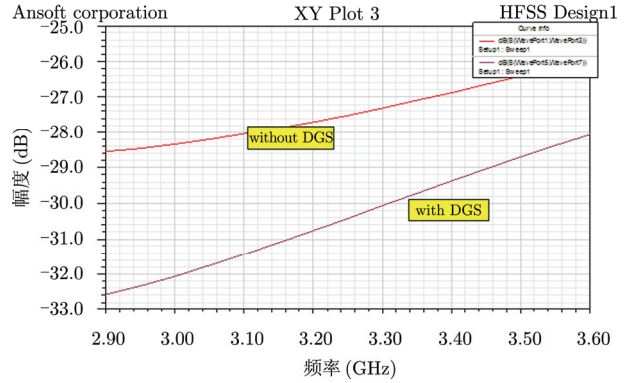


图 8 定向耦合器隔离度曲线
Fig. 8 The isolation factor of the coupler

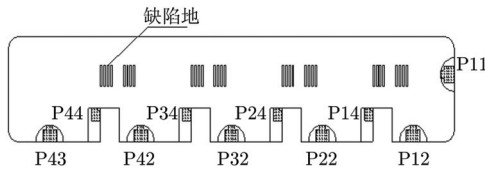


图 9 带缺陷地的串行馈电网络示意图
Fig. 9 Diagram of the serial feeding network with DGS

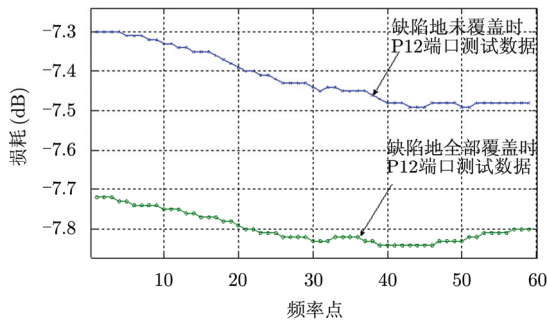


图 10 P12 端口在缺陷地全覆盖和不覆盖时实测幅度曲线
Fig. 10 The testing amplitude with DGS and without DGS

表 2 缺陷地极限状态和调试状态的测试数据比较(dB)

Tab. 2 The comparative amplitude (dB)

端口	P12	P22	P32	P42	P43
全覆盖各端口幅度	7.8	7.6	7.4	7.1	7.1
全不覆盖各端口幅度	7.4	7.4	7.3	7.3	7.6
部分覆盖(调试)各端口幅度	7.4	7.4	7.3	7.4	7.4

其他端口在覆盖和不覆盖情况下, 幅度变化在 0.2 dB 到 0.4 dB 之间。一般情况下, 所在端口对应耦合器的耦合度越弱, 幅度变化范围越大。

将串行馈电网络中的缺陷地全部覆盖和全部不覆盖的情况下以及部分覆盖(调试)后中心频点的数据如表 2 所示。

由表 2 数据可知, 通过调节各端口所对应耦合器的缺陷地数量, 可以将原本幅度偏差 0.7 dB 的串行馈电网络的端口幅度一致性调整得比较理想(0.1 dB)。达到了通过调整缺陷地来调试串行馈电网络幅度一致性的目的。上述针对幅度一致性的调试过程, 均在串馈网络大面积地上进行, 对内部电路不构成损伤, 保证了串馈网络的可靠性。

针对星载产品, 可以采用根据测试结果增加缺陷地的方式以避免过多的焊接等过程。具体操作为根据首件测试结果计算出需要蚀刻的缺陷地大小和数量, 然后在印制板表面将需要的缺陷地进行激光蚀刻, 通过测试筛选将满足指标要求的产品筛选出来。

5 结论

本文设计了一种层压式串行馈电网络, 通过在串行馈电网络中增加缺陷地设计, 并通过改变缺陷地窗口的数量对串行馈电网络各端口的幅度进行调节, 解决了层压式串行馈电网络无法调试的问题, 从而使串行馈电网络各端口输出幅度尽量保持一致。使用该方法生产的串馈网络可靠性高, 成品率高, 已经成功应用于某星载发射机中, 在轨运行良好。

参考文献

[1] 清华大学《微带电路》编写组. 微带电路[M]. 北京: 人民邮电出版社, 1976.

- Writing Group of 'microstrip circuit' from Tsinghua University. Microstrip Circuit[M]. Beijing: Posts&Telecom Press, 1976.
- [2] Zhang Y J, Zhang H F, Xiao J K, *et al.* 1D nonperiodic defected ground structure for microstrip line[J]. *Electro Compon Mater*, 2006, 25(1): 66-68.
- [3] Woo D J and Lee T K. Novel U-slot and V-slot DGSs for bandstop filter with improved Q factor[J]. *IEEE Transactions on Microwave Theory Technology*, 2006, 54(6): 2840-2847.
- [4] Ahn D, Park J S, Kim J, *et al.* A design of the low-pass filter using the novel microstrip defected ground structure[J]. *IEEE Transactions on Microwave Theory Technology*, 2001, 49(1): 86-93.
- [5] Park J I, Kim C S, and J Kim. Modeling of a photonic bandgap and its application for the low-pass filter design[C]. Asia-Pacific Microwave Conference, Singapore, 1999, 2: 331-334.
- [6] Ahmed Boutejdar. A compact microstrip multi-Layer lowpass filter using triangle slots etched in the ground plane[C]. Proceedings of the 36th European Microwave Conference, Netherlands, 2006: 271-274.
- [7] Dal A. A design of the low-pass filter using the novel microstrip defected ground structure[J]. *IEEE Transactions on Microwave Theory and Technology*, 2001, 49(1): 454-456.
- [8] Woo Duk-jae, Lee Taek-kyung, Pyo Cheol-sig, *et al.* High-Q band rejection filter by using U-slot DGS[C]. 2005 European Microwave Conference, 2005, 2: 4-7.
- [9] Ting Sio-weng, Tam Kam-weng, and Martins R P. Miniaturized microstrip lowpass filter with wide stopband using double equilateral U-shaped defected ground structure[J]. *IEEE Microwave and Wireless Components Letters*, 2006, 16(5): 240-242.
- [10] Lim Jong-sik. A 1:6 unequal wilkinson power divider[C]. Proceedings of the 36th European Microwave Conference, Netherlands. 2006: 200-203.
- [11] Sung Y J, Ahn C S, and Kim Y S. Size reduction and harmonic suppression of rat-race hybrid coupler using defected ground structure[J]. *IEEE Microwave and Wireless Components Letters*, 2004, 14(1): 7-9.
- [12] Ting Sio-weng. Compact microstrip quasi-elliptic bandpass filter using open-loop dumbbell shaped defected ground structure[C]. IEEE MTT-S International Microwave Symposium Digest, 2006: 527-530.
- [13] Ali A R, Abdel-Rahman A, Amari S, *et al.* Direct and cross-coupled resonator filters using defected ground structure (DGS) resonators[C]. 2005 European Microwave Conference, 2005, 2: 3-6.
- [14] Lee Y T, Lim J S, and Park J S. A novel phase noise reduction technique in oscillator using defected ground structure[J]. *IEEE Microwave and Wireless Components Letters*, 2002, 12(2): 39-41.
- [15] Jong S L, Sung W L, and Chul S K. Application of defected ground structure in reducing the size of the amplifiers [J]. *IEEE Microwave and Guided Wave Letters*, 2002, 12(7): 261-263.

作者简介



奚松涛(1980-), 男, 江苏扬中, 2002年获南京大学学士学位, 南京电子技术研究所高级工程师, 主要研究方向为雷达馈电网络设计。
E-mail: xst_zy_xst@sina.com.cn



武小坡(1982-), 男, 工程师, 主要研究方向为星载固态发射技术。
E-mail: wxp0220@sina.com