

## 宽带数字阵雷达数字波束形成系统研究

王峰\* 李婧 刘俊 陈希信 龙伟军

(南京电子技术研究所信号处理部 南京 210039)

**摘要:** 宽带数字波束形成(DBF)实现是数字阵雷达工程应用中的难题。该文提出了采用自适应采样矩阵逆算法实现通道均衡与波束时延滤波器的计算方法,进而合并成一个滤波器实现宽带 DBF 功能。利用该算法开发了基于高度集成光电转换模块与现场可编程门阵列(FPGA)的宽带 DBF 模块,实现了上述功能,并有效节省了系统资源。该模块通过产品应用验证,具有良好的性能。

**关键词:** 数字阵雷达; 宽带 DBF; 通道均衡

中图分类号: TN957

文献标识码: A

文章编号: 2095-283X(2013)03-0314-05

DOI: 10.3724/SP.J.1300.2013.13041

## System Realization of Broadband Digital Beam Forming for Digital Array Radar

Wang Feng Li Jing Liu Jun Chen Xi-xin Long Wei-jun

(Signal Processing Department, Nanjing Research Institute of Electronics Technology, Nanjing 210039, China)

**Abstract:** Broadband Digital Beam Forming (DBF) is a key technique for the realization of Digital Array Radar (DAR). We propose the method of combination realization of the channel equalization and DBF time delay filter function by using the adaptive sample matrix inversion algorithm. The broadband DBF function is realized on a new DBF module based on parallel fiber optic engines and Field Program Gate Array (FPGA). When used in some radar products, good performance is achieved.

**Key words:** Digital array radar; Broad band DBF; Channel equalization

### 1 引言

数字阵宽带是目前数字有源相控阵雷达面临的重要技术难题。而宽带数字波束形成(Digital Beam Forming, DBF)技术是数字阵宽带的主要难题之一。其困难主要在于阵列通道数量大,海量数据的传输与同步困难。同时大带宽的数据计算对计算模块的要求很高。数据传输与数据计算的双重压力需要宽带 DBF 系统具有高集成度,高数据吞吐率和高数据并行计算能力。对于目前的带宽达到几百兆赫兹的宽带 DBF 系统,目前普遍采用了光纤数据传输与基于现场可编程门阵列(Field Program Gate Array, FPGA)和专用集成电路芯片(Application Specific Integrated Circuit, ASIC)的计算平台。其目的即利用光纤的高速数据传输能力和 FPGA 的并行计算能力解决宽带 DBF 的数据计算与数据传输难题。美国海军实验室的 ARMFC 系

统中,宽带 DBF 带宽达到 230 MHz,但是通道数只有 18 个,采用了基于专用 ASIC 完成计算的设计思路,数据传输采用光纤,形成 1 个波束<sup>[1,2]</sup>。国防科技大学的宽带 DBF 系统,单个 DBF 模块可完成 4 个通道合成 1 个波束,带宽 200 MHz<sup>[3,4]</sup>。本文所给出 DBF 系统,数据通过带宽最大可达 200 MHz,单个模块可实现 16 通道同时 4 个波束合成。且通过模块拼接,可以有效构成大规模 DBF 系统,适用于大型数字阵列雷达的宽带 DBF 系统。

### 2 联合通道特性补偿的宽带 DBF 方法

宽带数字波束形成方法的关键在于采用分数时延滤波器补偿空间的孔径渡越,从而形成宽带波束。由于数字器件的采用,分数时延滤波器可以分为采样间隔整数倍延迟以及采样间隔内的分数时间延迟,二者相加,构成空间孔径渡越时延的总和。

#### 2.1 整数时延与分数时延相结合的滤波方式

宽带波束形成采用分数时延与整数时延相结合的方式进行。参考单元的基本时延量为:

$$\tau_0 = \frac{d \cdot \sin \theta}{c} \quad (1)$$

2013-04-09 收到, 2013-08-09 改回; 2013-08-29 网络优先出版

国家自然科学基金(61071164)资助课题

\*通信作者: 王峰 littlestone2006@126.com

第  $m$  个单元的时延量为：

$$(m-1)\tau_0 \quad (2)$$

整数时延与分数时延 DBF 形成原理框图见图 1。

分数时延滤波器采用自适应采样矩阵逆算法，基本原理框图见图 2。

该算法的基本原理与相应的计算公式将在下一节结合自适应均衡算法给出。

### 2.2 通道均衡与分数时延的实现算法

宽带接收通道，带内的幅度与相位不一致会导致宽带波束形成的副瓣抬高，采用自适应均衡算法可以有效地补偿雷达宽带通道的幅度与相位不一致，自适应均衡滤波器设计算法一般采用采样矩阵逆算法，其原理框图如图 3 所示<sup>[5-7]</sup>。

对比图 2 与图 3 可见，分数时延滤波器采用与通道均衡相同的算法可以求取。通过采样矩阵逆算法运算即可得到相应的分数时延滤波器。将可求取均衡与时延滤波的自适应采样矩阵逆算法的计算总结如下。

采样矩阵逆算法求解的滤波器为：

$$\mathbf{F} = [\mathbf{R}^{-1}\mathbf{P}]^* \quad (3)$$

式(3)中

$$\mathbf{P} = [\mathbf{P}(0), \mathbf{P}(1), \dots, \mathbf{P}(L-1)]^T \quad (4)$$

$$\mathbf{R} = \begin{bmatrix} \mathbf{R}(0,0) & \mathbf{R}(0,1) & \dots & \mathbf{R}(0,L-1) \\ \mathbf{R}(1,0) & \mathbf{R}(1,1) & \dots & \mathbf{R}(1,L-1) \\ \vdots & \ddots & \ddots & \vdots \\ \mathbf{R}(L-1,0) & \mathbf{R}(L-1,1) & \dots & \mathbf{R}(L-1,L-1) \end{bmatrix} \quad (5)$$

式(5)中

$$\mathbf{R}(m,n) = \sum_{k=1}^N \mathbf{X}(k-m)\mathbf{X}^*(k-n) \quad (6)$$

式(4)中  $L \times 1$  维向量

$$\mathbf{P}(m) = \sum_{k=1}^N \mathbf{X}(k-m)p^*(k-d) \quad (7)$$

式(6)中  $L \times 1$  维向量

$$\mathbf{X}(k) = [x(k-1), x(k-2), \dots, x(k-L+1), x(k-L)]^T$$

式(3)中  $L \times 1$  维权重向量

$$\mathbf{F}(k) = [f_1(k), f_2(k), \dots, f_{L-1}(k), f_L(k)]^T$$

由于通道均衡滤波器与分数时延滤波器都采用横向滤波器结构，可以采用 1 个滤波器完成 2 个滤波器的计算。得到结合了均衡与时延的综合滤波器，同时完成波束形成与通道均衡。这样做的好处是有效减少实现通道均衡与宽带 DBF 时延滤波的乘法器个数，节省了系统计算资源。

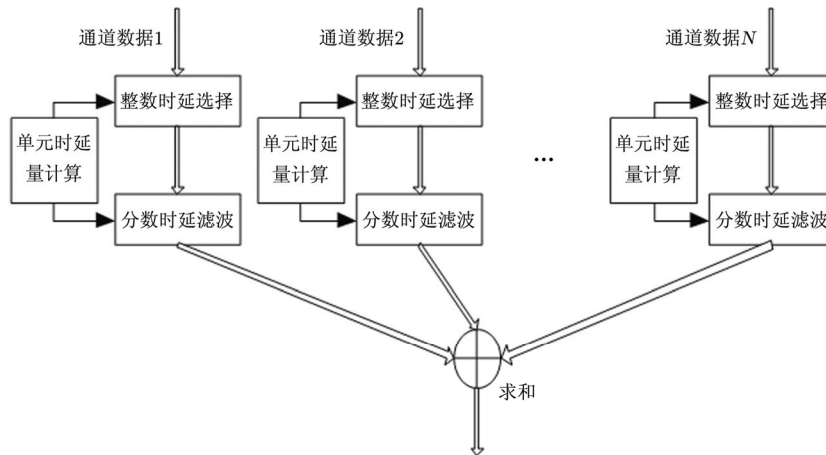


图 1 整数时延与分数时延结合的时延滤波方式

Fig. 1 Time delay method using sample and fractional time delay

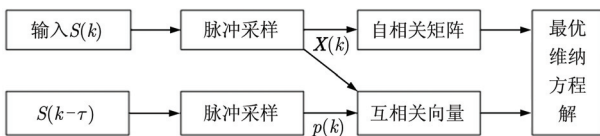


图 2 DBF 时延滤波器采样矩阵逆算法原理框图

Fig. 2 DBF time delay filter based on sample matrix inversion algorithm

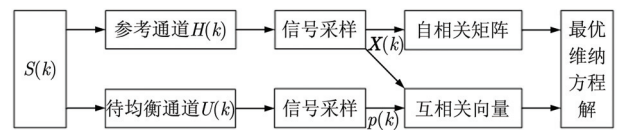


图 3 自适应均衡采样矩阵逆算法原理框图

Fig. 3 Adaptive equalization based on sample matrix inversion

数字时延滤波器的设计可以采用自适应的方法获得, 滤波器需要截取一定的长度。目前的滤波器运算采用现场可编程门阵列来实现, 其资源受限于滤波器长度。选取系数显著的权向量即可有效表示时延滤波器。

### 3 通用宽带 DBF 模块实现

宽带 DBF 模块是实现第 1 节所描述的宽带 DBF 功能的基础。该宽带 DBF 模块设计的重要原则是所设计的 DBF 模块单板集成度高, 且可以适用于多种带宽和数据率的 DBF 系统, 模块基本构成框图见图 4, 图 5 为模块实物照片。

#### 3.1 模块的构成

宽带 DBF 模块基于 VPX 总线, 采用了基于光纤数据传输和高性能 FPGA 并行计算的设计思路, 从而有效地解决宽带 DBF 数据传输量与计算量大两大难题。模块完成计算功能包含宽带 DBF 和通道均衡功能。模块内部构成采用 3 片 FPGA 和 2 片 TS-201 的 DSP 芯片。

FPGA 选用 Altera 公司的 StratixIV GX 系列 EP4SGX230, 该系列 FPGA 具有高速的收发器、高性能 DSP 和大容量存储器等特性, EP4SGX230 主要资源包括: 228,000 个 LEs, 17,133 kbits 的 RAM, 1,288 个  $18 \times 18$  bit 的乘法器, 乘法器的最高数据率可达 300 MHz。此 FPGA 还含有 36 个全双工的高速收发器 (12 个是 PMA-only 的模式), 高速收发器的最高速率可达 8.5 Gbps。

上述 FPGA 内乘法器的数量可以满足 12 通道 32 阶复数时延滤波器的要求, 共需要 1536 个 18 bit 乘法器, 通过 2 片 FPGA 可以实现, 第 3 片 FPGA 完成波束的 2 片的数据合并。式 (1) 中时延的计算采用 DSP 芯片计算完成。当完成通道均衡功能时, 采用两片 DSP 完成通道均衡器系数的求取, 并与时延滤波器系数完成卷积运算, 并进行截断处理。

该模块采用了 8 个 12 合 1 光电转换模块, 每个光电转换模块集成了 12 根多模光纤, 单根光纤最高速率可达 3.5 Gbps。其中 6 个光电转换模块为输入, 2

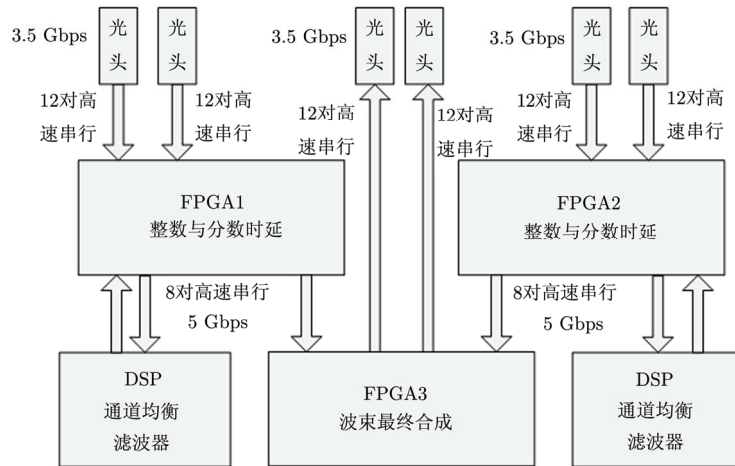


图 4 宽带 DBF 模块原理框图

Fig. 4 Broadband DBF module

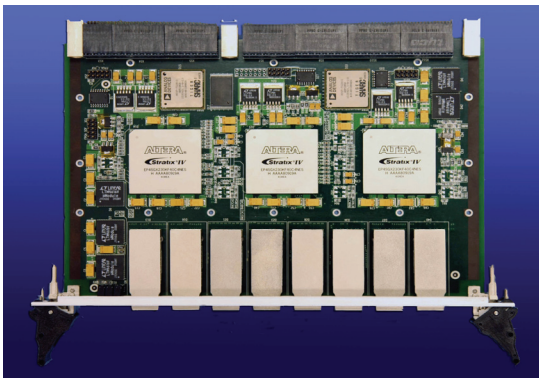


图 5 宽带 DBF 模块照片

Fig. 5 Picture of the broadband DBF module

个为输出。由于输入的光纤数量为 60 根, 最大的数据输入速率可达 154 Gbps (考虑 80% 有效数据, 20% 编码损耗), 输出最大有效数据率为 67.2 Gbps。

对于 200 MHz 带宽的 DBF, 单个模块可以同时输入 16 个通道, 形成 4 个波束, 此时的数据输入流量为 102.4 Gbps, 输出为 25.6 Gbps。

#### 3.2 宽带 DBF 模块主要技术特点与性能

(1) 对于 200 MHz 带宽系统, 可实现 16 通道同时 4 波束;

(2) VPX 标准总线模块, 通用性好;

(3) 集成光电转换模块, 小空间实现输入输出 60 根高速光纤, 适应宽带大型阵列处理;

(4) FPGA 与 DSP 芯片配合使用, 解决并行处理与灵活计算的双重需求;

(5) 输入输出光纤接口便于系统扩展, 通过多个模块的级联, 可方便地构成大型宽带 DBF 系统, 适用于大型宽带数字阵雷达。

### 4 模块性能测试

采用上一节模块实现宽带 16 通道 DBF 功能。采用本文所给出自适应算法设计时延滤波器, 信号带宽 200 MHz, 同相与正交分量数据率分别为 200 MHz, 波束指向 60°。为了验证通道均衡效果, 各通道间加入幅度误差, 通道 1 与通道 2 的幅度误差见图 6, 其余通道加入误差在一个量级上。采用通道均衡与时延算法分别求取通道均衡滤波器与时延滤波器, 并通过卷积将二者合一, 合成滤波器通道

系数见图 7。由图 7 可见滤波器长度可有效截断, 从而保持横向滤波器系数小于 32 阶。

采用 200 MHz 带宽线性调频信号码元, 通过合成滤波器后合成宽带 4 波束 DBF。1 号波束信号质量见图 8 所示, 信号幅度畸变小于 0.2 dB。由图 8 可见, 所合成信号满足设计要求。其余波束信号质量相同。

### 5 结论

本文提出了雷达宽带 DBF 中综合通道均衡与宽带 DBF 时延滤波器的设计方法, 有效地节约了硬件资源。实现了 200 MHz 带宽下, 16 通道同时 4 波束的宽带 DBF 模块, 所设计的算法结构和硬件功能模块通过产品使用, 性能良好。若需形成更多的波束, 则需要通过模块扩展拼接, 通过增加设备量, 增加波束合成的数量。

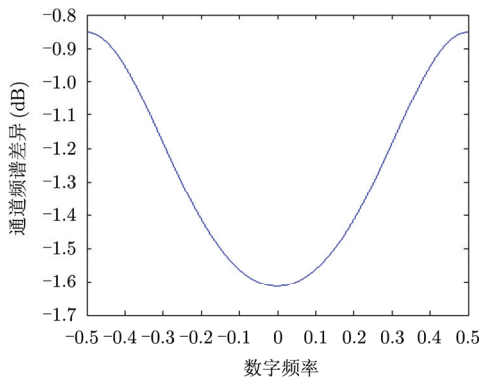


图 6 通道 1 与通道 2 加入的幅度差异

Fig. 6 Amplitude difference of Channel 1 and Channel 2

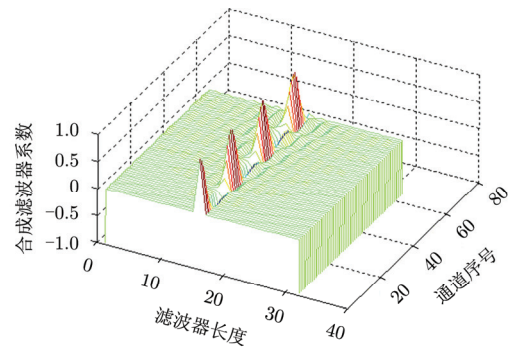


图 7 滤波器权值的实部

Fig. 7 Real part of the filter weight

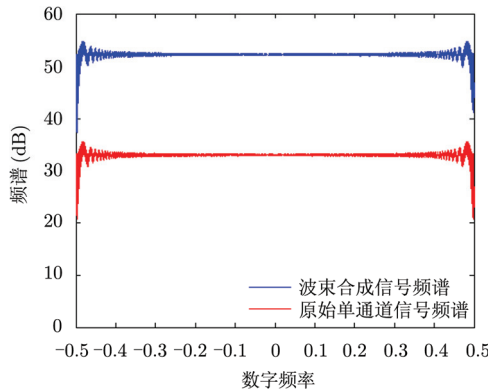


图 8 波束合成信号

Fig. 8 Signal before and after Beamforming

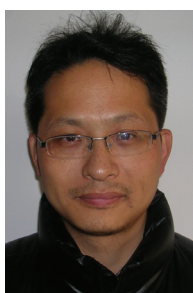
### 参 考 文 献

[1] Stange L C, Metz C, Lissel E, *et al.* Multiplicatively processed antenna arrays for DBF radar applications[J]. *IEE Proceedings Microwaves, Antennas and Propagation*, 2002, 149(2): 106-112.

[2] Krieger G, Gebert N, and Moreira A. Multidimensional waveform encoding: a new digital beamforming technique for synthetic aperture radar remote sensing[J]. *IEEE Transactions on Geoscience and Remote Sensing*, 2008, 46(1): 31-46.

- [3] 李磊, 费伟伟, 岑凡, 等. 雷达电子战系统的宽带数字波束形成实时实现[J]. 计算机仿真, 2010, 27(3): 314-317.  
Li Lei, Fei Wei-wei, Cen Fan, *et al.* Realization of the broadband digital beamformer in radar EW system[J]. *Computer Simulation*, 2010, 27(3): 314-317.
- [4] 王峰, 傅有光, 孟兵, 等. 基于傅里叶变换的雷达通道均衡算法性能分析及改进[J]. 电子学报, 2006, 34(9): 1677-1680.  
Wang Feng, Fu You-guang, Meng Bing, *et al.* Performance analysis and improvement of the equalization algorithm based on fourier transform for radar channel[J]. *Acta Electronica Sinica*, 2006, 34(9): 1677-1680.
- [5] 胡航, 邓新红. 子阵级平面相控阵 ADBF 的旁瓣抑制技术方法[J]. 电波科学学报, 2011, 23(1): 201-205.  
Hu Hang and Deng Xin-hong. Sidelobe suppression method for ADBF at subarray level with planar phased array[J]. *Chinese Journal of Radio Science*, 2011, 23(1): 201-205.
- [6] 金荣洪, 王治国, 耿军平. 下行波束形成系统的校正算法及 FPGA 实现[J]. 电波科学学报, 2012, 21(5): 692-696.  
Jin Rong-hong, Wang Zhi-guo, and Geng Jun-ping. FPGA realization of downlink digital beamforming calibration[J]. *Chinese Journal of Radio Science*, 2012, 21(5): 692-696.

### 作 者 简 介



王 峰(1976-), 男, 山东淄博人, 南京电子技术研究所研究员, 西北工业大学工学博士学位, 主要从事雷达信号处理技术研究。已在各种核心期刊发表文章 40 余篇。

李 婧(1980-), 女, 江苏南京人, 高工, 硕士, 主要从事雷达信号处理技术研究。

刘 俊(1985-), 男, 湖北武汉人, 工程师, 硕士, 主要从事雷达信号处理技术研究。

陈希信(1972-), 男, 山东潍坊人, 研究员, 博士, 主要从事雷达信号处理技术研究。

龙伟军(1979-), 男, 分别于 2001 年、2003 年获得哈尔滨工业大学电子与光电工程系学士学位和硕士学位, 现就职于南京电子技术研究所并为南京航空航天大学信息科学与技术学院博士生。主要研究方向为新体制雷达, 阵列波束综合, 雷达信息处理和信号传输。

E-mail: chinacohit@163.com